

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-157525

(43)公開日 平成5年(1993)6月22日

(51)Int.Cl.⁵

G 0 1 B 11/24

識別記号

庁内整理番号

C 9108-2F

F I

技術表示箇所

(21)出願番号

特願平3-349426

(22)出願日

平成3年(1991)12月9日

(71)出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72)発明者 石井 明

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

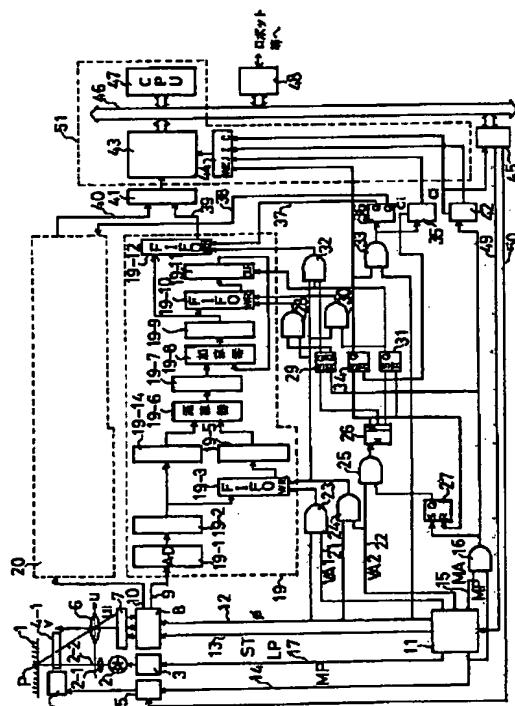
(74)代理人 弁理士 角田 仁之助

(54)【発明の名称】 物体形状測定装置

(57)【要約】

【目的】 アーク光等の周囲光の影響を除去しうる物体形状の測定、通常の半導体レーザと電荷蓄積形C CDライセンサにより構成

【構成】 レーザ光を物体表面1に投射しその輝点像を電荷蓄積形一次元受光素子列7により検出して該輝点像の位置座標を求める装置において、一次元受光素子列7の受光及び読み出し走査に同期してレーザ光を投射する走査期間と投射しない走査期間を交互に生成するためのパルス光投射手段と、受光素子列7の読みだし出力を1読み出し走査周期だけ遅延させる回路手段と、パルス光投射により生ずる輝点像の読みだし出力とパルス光投射のない期間の蓄積電荷の読みだし出力との間でどちらか一方を上記遅延回路の出力から得ることによって減算処理を行う回路手段と、該減算処理出力の加算処理手段とを有する物体形状測定装置



【特許請求の範囲】

【請求項1】 レーザ光を物体表面に投射し、その輝点像を電荷蓄積形一次元受光素子列により検出して、三角測量の原理に基づき輝点像の位置座標を求め、物体の表面形状を測定する物体形状測定装置において、一次元受光素子列の受光及び読みだし走査に同期してレーザ光を投射する走査期間と投射しない走査期間を交互に生成するためのパルス光投射手段と、受光素子列の読みだし出力を1読み出し走査周期だけ遅延させる回路手段と、パルス光投射により生ずる輝点像の読みだし出力とパルス光投射のない期間の蓄積電荷の読みだし出力との間で、どちらか一方を上記遅延回路の出力から得ることによって、減算処理を行う回路手段と、該減算処理出力を複数回加算する加算処理手段を有し、読みだし出力中の輝点像以外の外来妨害成分に対し、減算処理により主としてその低周波成分を、加算処理により主としてその高周波成分を除去することを特徴とする物体形状測定装置

【請求項2】 1読み出し走査周期分の遅延を与える回路手段として、先入れ先出し形式の記憶手段を用いる請求項1の物体形状測定装置

【請求項3】 光偏向周期毎に書き込み動作状態と読みだし動作状態に交互に切り替えられる2つのメモリ面からなるダブルバッファメモリ構成をとる輝点像の画素データまたは座標データの記憶手段を有する請求項1の物体形状測定装置

【請求項4】 測定対象の形状に依存して偏向角の異なる各輝点毎に受光素子列上に設定された輝点像非出現領域に従って、画素信号の値または画素アドレスのしきい値処理により各画素信号の取捨選択を行い雑音成分及び迷光を除去する回路手段を有する請求項1の物体形状測定装置

【請求項5】 輝点の画素信号分布の重心を算出する回路手段を有する請求項1の物体形状測定装置

【請求項6】 光偏向動作定数の再設定機能を有する光偏向器駆動手段を有する請求項1の物体形状測定装置

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、アーク溶接、シーリング作業、バリ取り作業等を人手に代わってロボットあるいは自動装置により行う場合に必要な、作業対象物の位置・形状を測定するための物体形状測定装置に関するものである。

【0002】

【従来の技術】 アーク溶接を例に取って従来技術について説明する。アーク溶接を自動化するためにはロボット等が把持する溶接トーチを作業対象に倣って移動させるために、対象表面の形状を測定し溶接部位（溶接線）の位置を検出する必要がある。このようなロボット視覚センサとしては、非接触形のセンサが溶接対象との干渉がなく、種々の形状に対する適用柔軟性及び測定速度の点

ですぐれている。非接触形視覚センサとしては、これまでスリット光を対象に投射し、対象表面に現れる輝線の形状をテレビカメラで捉えて対象表面の形状を測定する方法や投射レーザ光の輝点によって対象表面を走査して、対象表面を移動する輝点の位置を位置検出器（Position Sensitive Device, 略称 PSD、例えば応用物理学会懇話会発行「光学」、12巻5号、頁367～頁373、1983年「半導体二次位置検出器の改良」寺田、山本共著を参照）で捉え、三角測量の原理により輝点の三次元位置を求める方法が知られている。また、アーク光強度の変動周波数が一定の周波数（100kHz）以下に集中していることを利用し、レーザ光の強度を十分高い周波数（例えば数百kHz）で変調し、一次元に配列されたホトダイオード列で輝点像を受け、各ホトダイオードの光電変換出力の中から変調周波数成分のみをフィルタで取り出して輝点の信号のみを分離検出する方法が開発されている（例えば、日本産業用ロボット工業界発行Robot, No.54、頁58～頁65、「アーク溶接ロボット用視覚センサの開発」伊藤義一著を参照）。

【0003】

【発明が解決しようとする課題】 しかしながら、前記の非接触形視覚センサで対象表面の形状を測定する方法はアーク光等の強い外来光の妨害を受けやすい。特に PSDを用いる方法では、単一の受光面上で捉えた輝点像の光分布の重心を輝点の中心像として検出するため、V形溝の表面をレーザ光により走査する際に生じる多重反射による複数の輝点像（迷光）の同時検出により正しい真的輝点位置の測定が妨げられ、正確な形状測定を実現できない傾向があるという欠点がある。また、アーク光強度の変動周波数を利用する方法は、アーク光の影響を除去する能力に優れているが、CCDセンサ、PSDなどの一般に製造され普及している受光器と異なる、変調光を検出するための特有の構造を持つ特殊な検出器を用いているため設計製造上の自由度を欠く難点を有している。また、非蓄積形の受光素子を用いているため、光の検出感度が低い欠点を有している。本発明が解決しようとする課題は、上記の従来技術の実情に鑑み、アーク光等の周囲光の影響を除去しうる距離及び形状の測定法を確立することであり、特に通常の半導体レーザと電荷蓄積形CCDライセンサにより構成できる物体形状測定装置を実現することにある。

【0004】

【課題を解決するための手段】 周囲光の影響を低減するため、CCDライセンサにより投射レーザ光の輝点像を周期的にライン走査すると共に、輝点像の走査周期に同期して投射レーザ光を交互に断続（オンオフ）変調して、隣接するライン走査間で減算処理を行い、さらにこのような隣接するライン走査の対を連続して複数個取得し、各々の減算処理結果を加算平均することにより輝点

3

像の読みだし出力からアーク光等の周囲光の影響を除去する手段を有する物体形状測定装置を構成したもので、請求項1に於いて、レーザ光を物体表面に投射し、その輝点像を電荷蓄積形一次元受光素子列により検出して、三角測量の原理に基づき輝点像の位置座標を求め、物体の表面形状を測定する物体形状測定装置において、一次元受光素子列の受光及び読みだし走査に同期してレーザ光を投射する走査期間と投射しない走査期間を交互に生成するためのパルス光投射手段と、受光素子列の読みだし出力を1読み出し走査周期だけ遅延させる回路手段と、パルス光投射により生ずる輝点像の読みだし出力とパルス光投射のない期間の蓄積電荷の読みだし出力との間で、どちらか一方を上記遅延回路手段の出力から得ることによって、減算処理をおこなう回路手段と、該減算処理出力を複数回加算する加算手段を有し、読みだし出力中の輝点像以外の外来妨害成分に対し、減算処理により主としてその低周波成分を、加算処理により主としてその高周波成分を除去するようにした物体形状測定装置と、請求項2に於いて、1読み出し走査周期分の遅延を与える回路手段として、先入れ先出し形式の記憶手段を用いる請求項1の物体形状測定装置と、請求項3に於いて、光偏向周期毎に書き込み動作状態と読みだし動作状態に交互に切り替えられる2つのメモリ面からなるダブルバッファメモリ構成をとる輝点像の画素データまたは座標データの記憶手段を有する請求項1の物体形状測定装置と、請求項4に於いて、測定対象の形状に依存して偏向角の異なる各輝点毎に受光素子列上に設定された輝点像非出現領域に従って、画素信号の値または画素アドレスのしきい値処理により各画素信号の取捨選択を行い雑音成分及び迷光を除去する回路手段を有する請求項1の物体形状測定装置と、請求項5に於いて、輝点の画素信号分布の重心を算出する回路手段を有する請求項1の物体形状測定装置と、請求項6に於いて、光偏向動作定数の再設定機能を有する光偏向器駆動手段を有する請求項1の物体形状測定装置とを構成した。

【0005】

【作用】CCDラインセンサを制御して、レーザ光パルスのパルス幅に相当する期間に光電子蓄積期間を制限する（通常のCCDセンサの電子シャッタ機能を利用）ことにより、CCDラインセンサの周囲光に対する感度を抑え、レーザ光に対する感度を選択的に高めることができる。このようなレーザ光照射条件で、レーザ光パルスはライン走査に同期しているから、レーザ光パルス照射時のライン走査出力とレーザ光パルスがない期間のライン走査出力の差を取ると、ライン走査周期が十分短く、例えばアーク光の変動周波数スペクトル成分の上限100 kHzに対応して10 μs以下であると、連続するライン走査出力中の周囲光の低周波成分にはほとんど変動がないから、減算出力中の周囲光の低周波成分のみ除去されレーザパルス光による信号成分には影響がない。こ

10

20

30

40

50

4

のままでは高周波成分が残るが多数の減算出力を加算することにより平均化効果により加算回数に応じ高周波成分を低減することができる。

【0006】

【実施例】以下、本発明の一実施例を図面と共に説明する。図1は、測定対象の表面を走査するレーザ光の輝点を検出して物体表面の形状を測定する物体形状測定装置の一実施例を示す図である。図1において、1は形状測定対象、2はレーザダイオード、2-1は投射レンズ、2-2は投射されたレーザ光、3はレーザダイオード駆動回路、4はレーザ光を偏向して測定対象をレーザ光で走査するためのミラー式光偏向器で、ガルバノメータ式スキャナ、ミラーをモータ軸に搭載したモータなどの周知の光偏向手段により実現できる。また用途によっては、非機械式偏向器として偏向角は小さいが高速動作が可能な超音波光偏向器により代替することも可能である。4-1はミラー式光偏向器4に搭載されたミラー、5は光偏向器駆動回路である。6は投射レンズ2-1を介して対象表面に投射されたレーザ光2-2によって生ずる輝点Pを検出するための受光レンズである。7は輝点像を電気信号に変換するための受光素子列でCCDラインセンサが代表的な例である。ここでは具体的な記述を得るために、128個の有効な受光素子を有するCCDラインセンサを想定する。各受光素子は輝点像を表現する画素信号を生成する。8はCCDラインセンサ7を動作させるために必要な各種駆動信号を生成してラインセンサ7に供給し、読み出された画素信号を増幅し出力するラインセンサ駆動読み取り回路である。ここでCCDラインセンサ7の構成例として、画素信号の読み出し速度を2倍にするために、奇数番目と偶数番目の受光素子の蓄積電荷を同時に並行読み出しできるように、それぞれ奇数番目と偶数番目の受光素子から電荷の並列転送を受けることができる2個のCCDシフトレジスタを有するものを採り上げる。9と10は、ラインセンサ駆動読み取り回路8から出力される2つの信号で、それぞれ奇数番目の受光素子列の画素信号と偶数番目の受光素子列の画素信号とする。ここでは、画素信号を読み出すためにCCDラインセンサに加えられる画素クロック信号の周波数を20 MHzとする。11は本実施例の物体形状測定装置が動作するために必要な各種信号を生成するタイミング回路で、その出力信号の中、12は画素クロック信号、13はCCDラインセンサの読み出しの繰り返し周期を与えるライン走査スタート信号ST、14はミラー式光偏向器4のミラー4-1の回転により光偏向角度θ1を設定するためのミラー歩進信号MP、15はミラーによる光偏向走査の初期位置から最終位置までの間の有効光偏向期間を示す信号MAで、信号12、13、14、15は互いに同期している。16は信号MAが示す有効光偏向期間のみミラー歩進信号MPを通過させるゲート回路である。17は一定のレーザ発光時間に

5

相当するパルス幅を有する発光信号L Pで、レーザダイオード駆動回路3は発光信号1 7の入力を受けてレーザダイオード2に必要なパルス発光出力を与えるための駆動電流パルスを供給する。光偏向器駆動回路5はミラーハードウェア1 4 (M P) を入力するアップダウンカウンタを有し、その出力に三角波状の駆動電流波形を生成してミラー式光偏向器4のミラー4-1に揺動回転を与え、輝点Pに往復運動を行わしめ形状測定対象1を走査する。またラインセンサ駆動読み取り回路8は画素クロック信号(φ)1 2及びライン走査スタート信号(ST)1 3の入力を受けてCCDラインセンサ7を動作させるために必要な各種駆動信号を生成する。

【0007】1 9、2 0は本発明の主要な部分をなす回路ブロックで、それぞれCCDラインセンサ7の奇数番目の受光素子列の読み出し出力9および偶数番目の受光素子列の読み出し出力1 0の入力に対し、測定対象上のレーザ投射による輝点像の画像信号を外来光及び各種妨害信号から分離し検出するものであり、以下に述べるように動作する。回路ブロック2 0は同1 9と同じ構造を有するので、内部の図示は省略し、又回路ブロック1 9についてのみ説明する。1 9-1はアナログ・ディジタル変換器(以下A-D変換器と呼ぶ)、1 9-2はレジスタで、A-D変換器1 9-1はアナログの画素信号9をnビット(nの値は扱う画素信号のレベル数に依存し、例えばn=10)のデジタル信号に変換する。その変換出力は1 9-2のレジスタに保持される。1 9-3は第1の先入れ先出し形式のメモリ(以下FIFOと呼ぶことにする)で、レーザダイオード2の発光がないため輝点像のないライン走査期間の画像信号を有効画素信号区間(64画素)だけ、次のライン走査期間にレーザダイオード2の発光により得られる輝点像の画像信号がA-D変換器1 9-1から出力される時まで一時記憶する。2 1と2 2は、タイミング回路1 1が、輝点像が現れない有効画素信号区間と輝点像が現れる有効画素信号区間を識別するために、それぞれの区間に応じてライン走査スタート信号1 3(ST)に同期し供給している有効画素区間信号VA 1とVA 2である。2 3はゲート回路で、有効画素区間信号2 1(VA 1)がオンの間だけ画素クロック信号1 2(φ)を通過させ、その通過クロック信号をFIFO1 9-3の書き込み制御端子Wに加え、上記一時記憶動作を行わしめる。1 9-4と1 9-5はレジスタ、1 9-6はレジスタ1 9-4と1 9-5の内容をそれぞれ被減数および減数とする減算器、1 9-7は減算器出力を保持するレジスタである。前記一時記憶動作期間の次のライン走査期間には、輝点像に背景光あるいは妨害光の画像信号が重畠した有効画素信号区間のA-D変換器(1 9-1)出力がレジスタ1 9-4に入力されると共に、前のライン走査期間中に記憶された輝点像のない、すなわち背景光あるいは妨害光の画像信号だけからなる有効画素信号区間のデータが1ラ

10

20

30

40

6

イン走査期間遅れて(1H遅延して) FIFO1 9-3からレジスタ1 9-5に読み込まれ、減算器1 9-6よりこれら隣接ライン走査出力間の差分が出力される。2 4はゲート回路で、有効画素区間信号2 2(VA 2)がオンの間だけ画素クロック信号1 2(φ)を通過させる。その通過クロック信号はFIFO1 9-3の読み出し制御端子Rに加えられ上記減算器1 9-6への1H遅延画像信号の読みだし動作が行なわれる。図2は、輝点像の画素信号を減算処理により換出する時の主要な信号のタイミング関係を示す図であり以上の動作における主要な信号のタイミング関係を示している。有効画素区間信号2 2(VA 2)がオンの期間の上記減算処理の結果、ライン走査周期(本実施例では画素数/ラインを79、有効画素数64、画素クロック周波数を20MHzとして3.95μs)に比して低周波数の背景光あるいは妨害光成分はライン走査周期間の変動がほとんどないため隣接ライン走査出力間で相殺され、輝点像の画素信号と妨害光成分の高周波の残差成分だけが残る。

【0008】高周波の残差成分は減算処理出力を加算平均することにより低減することができる。具体的には、多数回(本実施例ではN回とする)生起する発光信号LPの各々に対して生ずる減算器出力を加算平均して行う。以下引続き、加算平均のための回路ブロック1 9の後半部の動作を説明する。図1において、1 9-8は加算器、1 9-9は加算器1 9-8の出力を保持するレジスタ、1 9-10は(N-1)回までの加算結果を一時記憶するための第2のFIFO(先入れ先出し形式のメモリ)、1 9-11はFIFO1 9-1 0の読み出し結果を保持するレジスタで、その内容は加算器1 9-8の被加数を与える。1 9-12はN回目の加算結果を一時記憶する第3のFIFOである。有効光偏向期間信号MAがオン(ハイレベル)の期間中に1番目に発生する有効ミラーハードウェア1 4(M P)の直後に連続して発生するN個の有効画素区間信号2 2(VA 2)の中、最初のVA 2信号の期間はレジスタ1 9-1 1の内容(被加数)はクリアされた初期状態にあり(値は0)、またFIFO1 9-1 0の読み出しもこの期間は行われず、1回目の加算結果はレジスタ1 9-7の内容がそのままレジスタ1 9-9に出力され、FIFO1 9-1 0に一時記憶される。2回目以降の加算はFIFO1 9-1 0に記憶している前回の加算結果をレジスタ1 9-1 1に被加数として読み出し、これと加数となる新たな減算出力であるレジスタ1 9-7の内容を加算器1 9-8に入力し、加算結果をレジスタ1 9-9を介してFIFO1 9-1 0に読み込み、加算結果を更新して行く。N回目の加算では、加算結果は、妨害成分の除去をした奇数番目の受光素子出力として後に読み出すために、FIFO1 9-1 0ではなくFIFO1 9-1 2に記憶される。以上の加算処理動作を実現するために、FIFO1 9-1 0、1 9-1 2およびレジスタ1 9-1 1に供給されるクロッ

ク信号および制御信号の生成手段の実施例をやはり図1について引続き説明する。

【0009】25はゲート回路で、ミラー歩進信号(MP)14の生起直後に有効画素区間信号(VA2)22の通過を許し、N個のミラー歩進信号(MP)の通過の後、通過を阻止する。26はカウンタ回路で、1個目、(N-1)個目及びN個目の有効画素区間信号(VA2)をカウントする毎にカウント信号を出力する。27はRSフリップ・フロップで、ゲート回路25のゲート制御信号はRSフリップ・フロップ27の出力Qにより与えられ、同フリップ・フロップの出力状態はミラー歩進信号(MP)14によりハイレベル("1")にセットされ、カウンタ回路26のN個目の有効画素区間信号(VA2)に対するカウント出力によってローレベル("0")にリセットされる。28はゲート回路、29はRSフリップ・フロップでカウンタ回路26の(N-1)個のカウンタ出力をセット入力(S)とし、ゲート回路16を通過したミラー歩進信号(MP)をリセット入力(R)として、その負論理出力Qによりゲート回路28を制御し、1個目から(N-1)個目までの有効画素区間信号(VA2)についてゲート回路24の出力を通過させ FIFO19-10の書き込み制御端子Wにクロック信号を供給する。この結果、第1回目から第(N-1)回目までの加算結果だけを FIFO19-10に記憶させることができる。30はゲート回路、31はカウンタ回路26の1個目の入力に対するカウント出力をセット入力とし、N個目の入力に対するカウント出力をリセット入力とするRSフリップ・フロップで、その出力はレジスタ19-11のクリア(CLR)端子への入力およびゲート回路30の制御入力となっている。これによりレジスタ19-11を1回目の加算ではクリア状態に保つとともに、ゲート回路30におけるゲート回路24の出力の通過を制御している。このゲート回路30の出力は、第1回目から第(N-1)回目までの各加算結果を、それぞれ加算器19-8における第2回目から第N回目までの各加算に用いるため、FIFO19-10から読み出すために必要なFIFOの読み出し制御端子Rへ入力されるクロック信号となっている。32はゲート回路で第N回目の加算結果を FIFO19-12に書き込むために同FIFOの書き込み制御端子Wに入力するクロック信号をゲート回路24の出力の通過を制御して生成するものである。そのゲート制御入力はRSフリップ・フロップ29と31の出力で、第N個目の有効画素区間信号(VA2)に対応するクロック信号のみ通過させる。33はゲート回路、34はRSフリップ・フロップで、そのセット入力はカウンタ回路26のN個目の入力に対するカウント・アップ出力である。35は画素アドレスカウンタでゲート回路33の出力をカウントして読み出し中の加算結果の対応する受光素子の配列位置jをカウント値として出力するとともに、CC

Dラインセンサ7の奇数列および偶数列の有効受光素子の総数に等しい数(本実施例では128)の入力をカウントするとカウント・アップ信号C1を出力し、この出力によりRSフリップ・フロップ34をリセットする。図3は、上記の主要な信号についてタイミング関係を示したものである。ゲート回路33はRSフリップ・フロップ34の出力を制御入力として画素クロック信号(Φ)12の通過を制御し、FIFO19-12への第N回目の加算結果の書き込みが終わると直ちに、FIFO19-12の読み出しを行うために同FIFOの読み出し制御端子Rに入力される読み出しクロック信号の生成に必要なクロック信号の供給を開始する。36はフリップ・フロップで、ゲート回路33の出力から画素クロック信号を受けて、その半分の繰り返し周波数を有し、互いに半周期位相のずれた2つのクロック信号をそれぞれ出力端子QとQから出力する。37と38はフリップ・フロップ36から出力されるクロック信号、39と40はそれぞれ回路ブロック19と20から読み出されるN回目の加算結果、41は加算結果39、40を保持するレジスタである。クロック信号37は奇数番目の受光素子の画素信号を処理する回路ブロック19中のFIFO19-12の読み出し制御端子Rに入力され、クロック信号38は同様に回路ブロック20中のFIFO19-12と対をなす最終段のFIFOの読み出し制御端子Rに入力される。この結果、回路ブロック19と20の各々からN回目の加算結果が出力39、40として交互に読み出される。42は有効光偏向期間中のミラー歩進信号MPをカウントしてカウント値iを光偏向角θiに対応する輝点Pの偏向アドレスとして出力する偏向アドレスカウンタである。43は加算平均結果<Iij>を記憶するダブルバッファ構成をとる画素メモリ、44はその書き込み制御回路で、RSフリップ・フロップ34のセット状態の出力はゲート回路33を開いてN回加算の結果の読み出しを開始するとともに、書き込み制御回路44の書き込み制御端子WEに加わり、レジスタ41に保持された加算結果の画素メモリ43への書き込みを可能にする。これと並行して偏向アドレスカウンタ42と画素アドレスカウンタ35のカウンタ値の組(i,j)が加算平均結果<Iij>の画素メモリ43上のアドレスとして書き込み制御回路44のアドレス入力端子I,Jに入力される。本実施例では、加算回数NをN=2と設定し、レジスタ41に保持された加算結果を加算平均結果<Iij>として画素メモリ43へ書き込むとき、特にNによる割算を行うことなしに、レジスタ41の読み出し位置をqビットずらす(シフトする)だけで加算平均結果<Iij>を得ている。加算結果と加算平均結果の違いは演算桁数の点で演算回路の設計上重要であるが、本発明の目的に対しては本質的ではない。

【0010】45はシステム制御インターフェース回路、46はシステムバス、47は中央処理装置(CPU)、

48は出入力インターフェース回路である。偏向アドレスカウンタ42は有効光偏向期間にあるミラー歩進信号MPを予め設定した最大値までカウントすると、カウントアップ信号CIを出力する。カウント・アップ信号CIは輝点Pによる形状測定対象1の1回の走査を終了したことを示し、これが書き込み制御回路44のメモリバンク切り替え制御端子Cに入力すると、2面のダブルバッファ構成をとる画素メモリ43のそれまでデータ書き込みに使用していたメモリ面がデータ読み出しの状態に切り替えられるとともに、他方のメモリ面がデータ書き込み用に切り替えられ、次の光偏向走査による新たな加算平均結果の書き込みが準備される。またカウント・アップ信号CIはシステム制御インターフェース回路45にも*

$$j_{11} = \sum j \times (\langle I_{11} \rangle - T_{11}) / (\sum (\langle I_{11} \rangle - T_{11})) \quad (1)$$

ここで Σ は $\langle I_{11} \rangle - T_{11} > 0$ となる場合のみ積算することを意味する。1の値は有効光偏向期間中のミラー歩進信号MPにより更新される光偏向角 θ_1 をもつ輝点Pに対応し、本実施例では $i=1$ から $i=256$ までの総数256の輝点の各々の重心が上式により計算される。T₁₁はしきい値を表し、外来妨害光や回路雑音による一般雑音成分の除去と、投射レーザ光の形状測定対象1での多重反射等により本来輝点の像が結像するはずのない受光素子の位置に入射する迷光の出力成分の除去を目的として、予め測定対象の形状に応じて、すなわち輝点Pの移動軌跡に応じて設定するものである。輝点像の出現領域外として計算対象外とするところでは $\langle I_{11} \rangle - T_{11} < 0$ となるように十分大きく設定し、その他の領域では雑音成分を除去する程度に信号光に対しては $\langle I_{11} \rangle - T_{11} > 0$ となるような適切な値に設定される。例えば、輝点が受光レンズ6の光軸から離れる方向にあればあるほど、輝点の受光素子列上の結像位置は光軸から離れ、決して光軸に近づくことはない。このような場合には、光軸に近いアドレス領域を計算対象外とするため、その領域のしきい値T₁₁を十分大きく設定する。このような計算対象外の領域は、形状測定対象1の大体の形状あるいは形状のタイプが予め分かっていればおおよその推定は可能である。また過誤の推定により真の輝点像を排除してしまう危険を回避するために、絶対に輝点像が存在しない領域に限定した場合でも、雑音成分および迷光に対し相応の排除効果が得られる。換言すれば、事前にできるだけ正確に排除領域を算定して、最大限の排除領域を設定しておけば、より大きな排除効果が得られる。なお、ここでは加算平均に対してしきい値処理をしたが、レジスタ41の内容をN回加算結果とし、これにしきい値処理を行って、その結果をレジスタ54から取り出すときに読み出し位置をqビットシフトして(ただしN=2^qの場合)、最終的にしきい値処理された加算平均を得るようにしても良い。また上記説明では、間接的に画素信号の値に関するしきい値処理により雑音成分および迷光を除去する方法を示したが、輝点像の出現領域

*入力され、システムバス46を経由してCPU47に通知される。CPU47は、これにより1回の光偏向走査の終了と、2面の画素メモリの中、その時に読み出すべき面を知ることができる。CPU47は、画素メモリ43のアドレス(i, j) (jは1, 2, ..., 128の各値をとる)の内容を読み取ることによって、各光偏向角 θ_1 に対する輝点Pの像の画素信号 $\langle I_{11} \rangle$ (加算平均値) (jは1, 2, ..., 128の各値をとる)を取得することができる。輝点Pの3次元位置を3角測量法により決定するためには画素信号分布のCCDラインセンサ7上の中心位置を求める必要がある。中心位置は分布の重心として求められる。画素アドレス(i, j)の重心 j_{11} は次の式によって計算される。

$$j_{11} = \sum j \times (\langle I_{11} \rangle - T_{11}) / (\sum (\langle I_{11} \rangle - T_{11})) \quad (1)$$

域の画素アドレスの下限および上限をそれぞれ j_{11} と j_{12} とし、生起する画素信号 $\langle I_{11} \rangle$ の画素アドレスjが $j_{11} < j < j_{12}$ の関係を満たすときのみ当該画素信号を計算対象として取り込み、その他は計算対象外として除外する領域の直接的な比較による方法も可能で、この場合は画素アドレスに関するしきい値処理となる。従つて、輝点像のCCDラインセンサ7上の実空間における位置座標 u_1 は次式によって与えられる。

$$u_1 = u_0 + k \times j_{11} \quad (2)$$

ここで u_0 は定数、kは受光素子配列間隔である。次に位置座標 u_1 を使って輝点Pの形状測定対象1上の空間座標(x₁₁, z₁₁)を求める方法を述べる。図4は本実施例におけるミラー式光偏向器4の周辺の光学系の構成を少し詳しく示したもので、図4(a)では受光レンズ6とCCDラインセンサ7との間の距離l、投射レーザ光2-2の中心軸と受光レンズ6の光軸の間の距離d、ミラー4-1の回転軸に一致する座標軸y₁および受光レンズ6の中心を通って光軸に垂直な座標軸u₁と受光レンズ6の光軸に一致する垂直な座標軸v₁が示されている。本実施例では、説明を簡略にするため、投射レーザ光2-2の中心軸、受光レンズ6の光軸、および座標軸u₁、v₁は同一平面上にあり、また座標軸y₁は座標軸u₁に平行で、かつ投射レーザ光2-2の中心軸と受光レンズ6の光軸は互いに平行であるものとする。図4(b)は図4(a)の視点に対して直角の方向から見た光学系の構成図で、光学レンズ6と回転するミラー4-1の間に投射レーザ光2-2をミラー4-1に適切な角度で入射させるために光炉変更用の固定ミラー4-2が設置されている様子を示している。またミラー4-1の回転軸に一致するy₁軸(図4(a))とともにデカルト座標系を構成する座標軸x₁、z₁が紙面内に設定されている様子と、受光レンズ6、固定ミラー4-2、回転するミラー4-1、および輝点P相互間の光路長v_{1a}、v_{1b}、v_{1c}がそれぞれ示されている。図4(c)は、図4(b)の配置条件で、受光レンズ6のu₁軸から投射レーザ光2-2に沿って輝点Pまでの全光路長v_{1d}を計算するための

11

等価光路図である。本図に従えば、3角測量の原理により全光路長 v_{p1} は、

$$v_{p1} = 1d/u_1 \quad (3)$$

従って、回転するミラー4-1の回転軸 (y 軸) から輝点 P までの光路長 v_e ($= v_{p1} - v_a - v_b$) は、

$$v_e = 1d/u_1 - (v_a + v_b) \quad (4)$$

また光偏向角 θ_1 は、

$$\theta_1 = \theta_0 - \Delta\theta \times i \quad (5)$$

ここで i は偏向アドレスカウンタ 4-2 のカウンタ値、 $\Delta\theta$ は偏向角の更新間隔を表す定数、 θ_0 は偏向角の初期値で定数である。従って、偏向を受ける投射レーザビーム 2-2 の走査面、すなわち $x - z$ 平面内における輝点 P の座標 (x_1, z_1) は、図 4 (b) を参照して、次の式によって与えられる。

$$x_1 = v_e \times \sin \theta_1 \quad (6)$$

$$z_1 = v_e \times \cos \theta_1 \quad (7)$$

これまで述べてきた輝点 P の像中心 j_{p1} (実空間座標では u_1) の計算から形状測定対象 1 をなぞる輝点 P の座標 (x_1, z_1) の計算までは、CPU 4-7 により行うことができる。4-9 は測定開始信号で、CPU 4-7 は測定開始信号 4-9 をシステム制御インターフェース回路 4-5 を通じてタイミング回路 1-1 に与え、上記輝点 P の画像信号検出動作を開始させ、カウント・アップ信号 C_1 を偏向アドレスカウンタ 4-2 からシステム制御インターフェース回路 4-5 を介して受信すると、システムバス 4-6 を介して画素メモリ 4-3 から輝点 P の画像信号を読み出し、上記計算式に基づくプログラム処理により輝点の座標 (x_1, z_1) を算出する。一回の光偏向走査により得られる輝点 P の座標の系列 (x_1, z_1) ($i = 1, 2, \dots, 256$) は形状測定対象 1 の走査平面内における表面の形状、すなわち断面形状を表している。以上の動作により本発明の目的が達成されるが、その応用として、例えばアーク溶接において、2枚の鋼板がつくるコーナの隅部を溶接する場合、コーナのL字型形状を本発明になる形状測定装置により測定し、その形状データを計算機処理してコーナの隅部の溶接位置を決定することができる。溶接位置が決定されると、そのデータは出入力インターフェース回路 4-8 を介して外部に転送され、例えば溶接トーチを把持するロボットに伝達されると、ロボットは指示された溶接位置に溶接トーチを運び正しく溶接を行うことができる。したがって形状測定装置を溶接トーチとともにロボットに搭載し溶接線に沿って移動しつつ、溶接線に垂直な対象断面の形状をレーザ光による繰り返し走査により連続測定することによって、溶接トーチを正しく溶接線に沿って導くことが可能となり、ロボットによるアーク溶接の自動化が達成される。

【0011】CPU 4-7 は、上に述べた座標計算、形状認識処理、あるいは外部との通信の他に、動作開始前の装置構成要素の初期設定、動作中の状態監視など、本形状測定装置全体の動作を管理し制御する機能を果たすこ

10

20

30

40

50

とができる。5-0 は光偏向器駆動回路 5-5 へシステム制御インターフェース回路 4-5 を介して CPU 4-7 より与えられるミラー式光偏向器 4 に対する光偏向動作定数で、光偏向角の初期値 θ_0 を決定する定数、偏向角の更新間隔 $\Delta\theta$ を決定する光偏向器駆動電流増幅利得定数、およびミラー歩進信号 MP に対するアップダウンカウンタの最大カウント値からなる。光偏向動作定数 5-0 は装置の初期設定時に与えられることは当然であるが、CPU 4-7 にプログラムとして予め与えられている、あるいは外部から指示された形状計測手順に従って、測定途中で定数の変更として与えることもできる。測定途中に光偏向動作定数を変更できる利点としては、一連の形状測定の開始段階では広範囲に形状データを取得するように、例えば有効光偏向期間の偏向点数が上記実施例のように 256 点になるように、光偏向動作定数 5-0 を設定し、得られた広範囲の形状データから以後継続的に形状測定すべき領域を特定して、その範囲に限って、例えば有効偏向点数が 128 の範囲で、光偏向走査を行うように光偏向動作定数を変更することによって、具体的にはアップダウンカウンタの最大カウント値を小さくして、無駄な光偏向走査を省き測定効率を上げることができる。上記のように光偏向動作定数 5-0 の変更によりアップダウンカウンタの最大カウント値を設定しなおした時には有効光偏向期間が変わるために、図 1 には明示していないが、CPU 4-7 よりタイミング回路 1-1 に制御信号を送って、有効光偏向期間を示す信号 (MA) 1-5 のパルス幅と生じるタイミングをミラー歩進信号 MP が必要な数だけゲート回路 1-6 を通過するように適正な値に変更せしめる。これと併せて、偏向アドレスカウンタ 4-2 のカウント・アップ値 C_1 の値もゲート回路 1-6 を通過するミラー歩進信号 MP の総数に合わせ再設定する。やはり図 1 の実施例では明示していないが、本物体形状測定装置の操作者が通常の計算機入出力機器または特別に製作した専用機器を使用して CPU 4-7 に加算回数 N を指示することができる。CPU 4-7 は、指定された加算回数 N に応じて、カウンタ回路 2-6 のカウント・アップ値 N と $N-1$ の値を設定する。このとき加算回数 N に応じて隣接するミラー歩進信号 MP に挟まれる発光信号 LP の数が増減するため、これに合わせてミラー歩進信号 MP の生起間隔を調整する必要がある。これも CPU 4-7 よりタイミング回路 1-1 に制御信号を送って制御することができる。

【0012】以上、輝点 P の座標の系列 (x_1, z_1) ($i = 1, 2, \dots, 256$) を求めるのにプログラム処理による実施例を示したが、演算回路を用いたハードウェアによっても実施できることは当然である。図 1 で、5-1 は上記プログラム処理を実施するための回路ブロック (点線で囲んだ部分) であるが、この部分に演算回路を導入することにより上記座標計算を高速に行うことができる。図 5 は、輝点の位置座標を加算器、乗算器

13

および座標変換テーブルを用いて算出する実施例の部分図である。図5において、51'は演算回路を用いて輝点Pの座標(x_1, z_1)を算出する回路ブロックの実施例を示していて、図1の回路ブロック51に対応するものである。以下、その回路動作を説明する。52はデジタル・コンパレータ、53はしきい値 T_{11} ($i=1, 2, \dots, 256, j=1, 2, \dots, 128$)を記憶するしきい値テーブルである。レジスタ41から加算平均値 $\langle I_{11} \rangle$ が、しきい値テーブル53からしきい値 T_{11} がデジタル・コンパレータ52に入力されると、コンパレータ52は、 $\langle I_{11} \rangle - T_{11}$ の正値のみ出力し、その出力値はレジスタ54に保持される。しきい値 T_{11} の読み出しは、偏向アドレスカウンタ42が出力するカウンタ値1と画素アドレスカウンタが出力するカウンタ値 j をテーブルアドレスとしてしきい値テーブル53をアタセスして行う。以上の動作は画素信号の値のしきい値処理に基づく雑音成分および迷光の除去手段によるものであるが、画素信号の画素アドレスのしきい値処理に基づく構成も可能である。例えば、デジタル・コンパレータ52は雑音成分の除去のための固定しきい値 T_1 により動作させ($\langle I_{11} \rangle - T_1$ の正値を出力)、53には、しきい値テーブルの替わりに輝点像の非出現領域の境界画素のアドレス j_{11}, j_{12} (本実施例では $i=1, 2, \dots, 256$ の256組が必要)を比較値とする画素アドレスのコンパレータを用意し、画素アドレス(i, j)をその入力として出力にハイとローの2値を取る比較出力を得て、この比較出力によりレジスタ54を制御し(具体的にはそのクリア端子に入力して)、デジタル・コンパレータ52の出力を保持するか、あるいはレジスタ54をクリア状態に保つかして画像信号の取捨選択を行なう構成とすればよい。まず重心演算部の動作を説明する。55は乗算器、56は加算器、57、58はレジスタである。画素アドレスカウンタ35のカウンタ値 j とレジスタ54に保持されているしきい値処理された加算平均値($\langle I_{11} \rangle - T_{11}$)との積 $j \times (\langle I_{11} \rangle - T_{11})$ が乗算器55から次々と出力され、加算器56に入力されると、それらの累積値 $\Sigma j \times (\langle I_{11} \rangle - T_{11})$ がレジスタ57およびレジスタ58に一時記憶される。一方、59は加算器、60はレジスタ、61は入力された数値に対し予め計算して記憶してある逆数値を出力する逆数変換テーブルである。62はレジスタである。加算器59にしきい値処理された加算平均値 $\langle I_{11} \rangle - T_{11}$ が次々と入力されると、その累積値 $\Sigma (\langle I_{11} \rangle - T_{11})$ がレジスタ60に出力される。レジスタ60に一時記憶された累積値 $\Sigma (\langle I_{11} \rangle - T_{11})$ は逆数変換テーブル61に入力されると、その逆数値($\Sigma (\langle I_{11} \rangle - T_{11})^{-1}$)が出力されレジスタ62に保持される。さらに63は乗算器、64はレジスタで、レジスタ58に保持されている累積値 $\Sigma j \times (\langle I_{11} \rangle - T_{11})$ とレジスタ62に保持されている累積値の

14

逆数値($\Sigma (\langle I_{11} \rangle - T_{11})^{-1}$)が乗算器63に入力され、それらの積 $\Sigma j \times (\langle I_{11} \rangle - T_{11}) \cdot (\Sigma (\langle I_{11} \rangle - T_{11})^{-1})^{-1}$ すなわち重心 j_{11} (式(1)参照)がレジスタ64上に得られる。

【0013】次に、輝点Pの座標(x_1, z_1)を算出する回路動作を説明する。65は座標変換テーブル、66は輝点座標メモリである。前に述べた式(2)から式(7)までの関係から重心 j_{11} 、偏向アドレス i 、および定数 $u_0, k, l, d, v_0, v_1, \theta_0, \Delta\theta$ の値が与えられれば、輝点Pの座標(x_1, z_1)は一意に決定される。座標変換テーブル65は、このような関係を利用して、(i, j_{11})の全ての組み合せについて予め計算しておいた輝点座標(x_1, z_1)を記憶しているので、レジスタ64に保持された重心アドレス j_{11} と偏向アドレスカウンタ42のカウンタ値1を入力として、対応する輝点座標(x_1, z_1)を出力する。輝点座標(x_1, z_1)の輝点座標メモリ66への書き込み動作は次のように行われる。

【0014】67は輝点座標メモリ66の書き込み制御回路で、画素アドレスカウンタ35は一ライン操作の有効画素区間中の画素クロック信号を最大値(本実施例では128個)までカウントするカウント・アップ信号 C_1 を出力するので、これを書き込み制御回路67の書き込み制御端子WEに入力して書き込み可能な状態にし、アドレス端子 I に入力される偏向アドレスカウンタ42のカウンタ値1をメモリアドレスとして、座標変換テーブル65から出力される座標計算結果を輝点座標メモリ66に書き込み。68はレジスタクリア信号で、輝点座標メモリ66へ1つの輝点座標(x_1, z_1)を書き込む毎に書き込み制御回路67からレジスタクリア信号68を出力し、これをレジスタ57、60のクリア端子CLRに入力してレジスタ57、60をクリア状態に戻して次の重心計算に備える。輝点座標メモリ66も画素メモリ43と同様にダブルバッファ構成になっていて、書き込み制御回路67のメモリバンク切り替え制御端子 C に入力される偏向アドレスカウンタ42のカウントアップ信号 C_1 により各構成メモリの動作状態が書き込み動作と読み出し動作に交互に切り替えられ、光偏向走査の繰り返しにより、連続して形状測定対象1の新しい断面形状データを取得することができる。CPU47はシステム制御インターフェース回路45(図1)を介して上記カウントアップ信号 C_1 の割り込みを受けると、輝点座標メモリ66の内容を読み取り、例えばV溝形状をなすアーチ溶接部のV溝の頂点を検出して、その座標値を外部に出力し、溶接トーチを把持するロボットに転送して溶接作業を行わしめるなどのデータ処理や外部機器への処理結果の転送を行うことが可能なことは図1の実施例で説明したと同様である。また実際上、不可抗力的に生じる外乱により誤った画素データを検出したり、輝点像が極めて弱いため検出されず画素データが欠落するこ

15

とは確率的にあり得ることで、そのため輝点座標メモリ66の内容は理想状態に比べデータとして欠陥を含んでいることが少なくない。従って、輝点座標メモリ66の座標データに対しCPUにより前処理を行って不要情報を除去したり、欠落情報を補ったりする多くの場合有効である。この時、どの様な前処理が適切かは具体的な形状測定対象と測定条件による。また前処理の実現手段はCPU47の具体的な構成法に依存し、汎用プロセッサによるプログラム制御で実現したり、高速性が要求される場合には回路的手段を用いたり、種々の既存のデータ処理技術が適用できる。以上のこととは、CPU47において必要に応じて行われる断面形状の輪郭線の勾配や対象のV溝形断面形状の頂点等の幾何学的特徴を検出する形状認識処理についても同様に言えることである。

【0015】上に述べたライン走査信号の一ライン周期遅延読み出し手段、隣接ライン走査信号間の減算処理手段、減算処理出力の加算平均処理手段、加算平均された減算処理出力の重心アドレス計算手段、メモリの構成法、3角測量原理に基づく座標計算手段などの種々の回路手段の変形した実施例は、本発明の基本的内容に基づけば、当該分野の業者により容易に発明しうるものであり、上記図面に示した実施例に止まらない。

【0016】

【発明の効果】以上詳細に説明したように、請求項1～6の本発明による物体形状測定装置によれば、CCDラインセンサの出力とその1ライン走査期間遅延させた出力の間で減算を行い、さらに減算結果を加算平均することによって、外来妨害光や環境雑音による不要信号成分の低周波数成分および高周波数成分を除去した走査輝点の画像信号を得ることができるので、測定対象の表面が低反射係数のため光強度が弱い、あるいは反射係数の変動が大きいため光強度の場所による変動が大きい走査輝点の検出が容易となる。また、CCDラインセンサの動作に同期してパルス発光するレーザ光を用いているから、背景光によるCCDラインセンサ出力への寄与が相対的に抑圧され、レーザ光による信号光のみが効率的に検出され、一層の信号出力対不要信号出力比の向上が期待できる。さらに電荷蓄積形の受光素子を用いているから、非蓄積形の受光素子を必要とする従来の光変調形妨害光除去方式に比較して、輝点の検出感度が高く、低反射率の計測対象にも広く適用できる利点がある。このような特徴を有する本発明による物体形状測定装置は、特に、アーク溶接光の強い妨害の中で動作する必要があるアーク溶接ロボット用視覚センサとして有用であるという効果がある。

【図面の簡単な説明】

【図1】測定対象の表面を走査するレーザ光の輝点を検出して物体表面の形状を測定する物体形状の測定装置の本発明における一実施例を示す構成図。

16

【図2】輝点像の画素信号を減算処理により検出する時的主要な信号のタイミング関係を示す図。

【図3】一回のミラーによる光偏向走査期間中において、ミラーの偏向動作、レーザ光のパルス発光動作および画素信号の読み出しに関係する主要信号のタイミング関係を示す図。

【図4】通常、物体形状測定装置に用いられる光学系の構成と輝点の位置座標の算出原理を示す図。

【図5】輝点の位置座標を加算器、乗算器および座標変換テーブルを用いて算出する実施例の部分図。

【符号の説明】

1	形状測定対象
2	レーザダイオード
2-1	投射レンズ
2-2	投射されたレーザ光
3	レーザダイオード駆動回路
4	ミラー式光偏向器
4-1	ミラー
5	光偏向器駆動回路
6	受光レンズ
7	輝点像を電気信号に変換するための受光素子列またはCCDラインセンサ
8	ラインセンサ駆動読み取り回路
9, 10	画素信号
11	タイミング回路
12	画素クロック信号φ
13	ライン走査スタート信号ST
14	ミラー歩進信号MP
15	有効光偏向期間を示す信号MA
30	ゲート回路
17	発光信号LP
19	回路ブロック
19-1	アナログ・ディジタル変換器(A-D変換器)
19-2	レジスタ
19-3	先入れ先だし形式のメモリ(FIFO)
19-4	レジスタ
19-5	レジスタ
19-6	減算器
40	レジスタ
19-8	加算器
19-9	レジスタ
19-10	先入れ先だし形式のメモリ(FIFO)
19-11	レジスタ
19-12	先入れ先だし形式のメモリ(FIFO)
21	有効画素区間信号VA1
22	有効画素区間信号VA2
23	ゲート回路
24	ゲート回路
50	ゲート回路

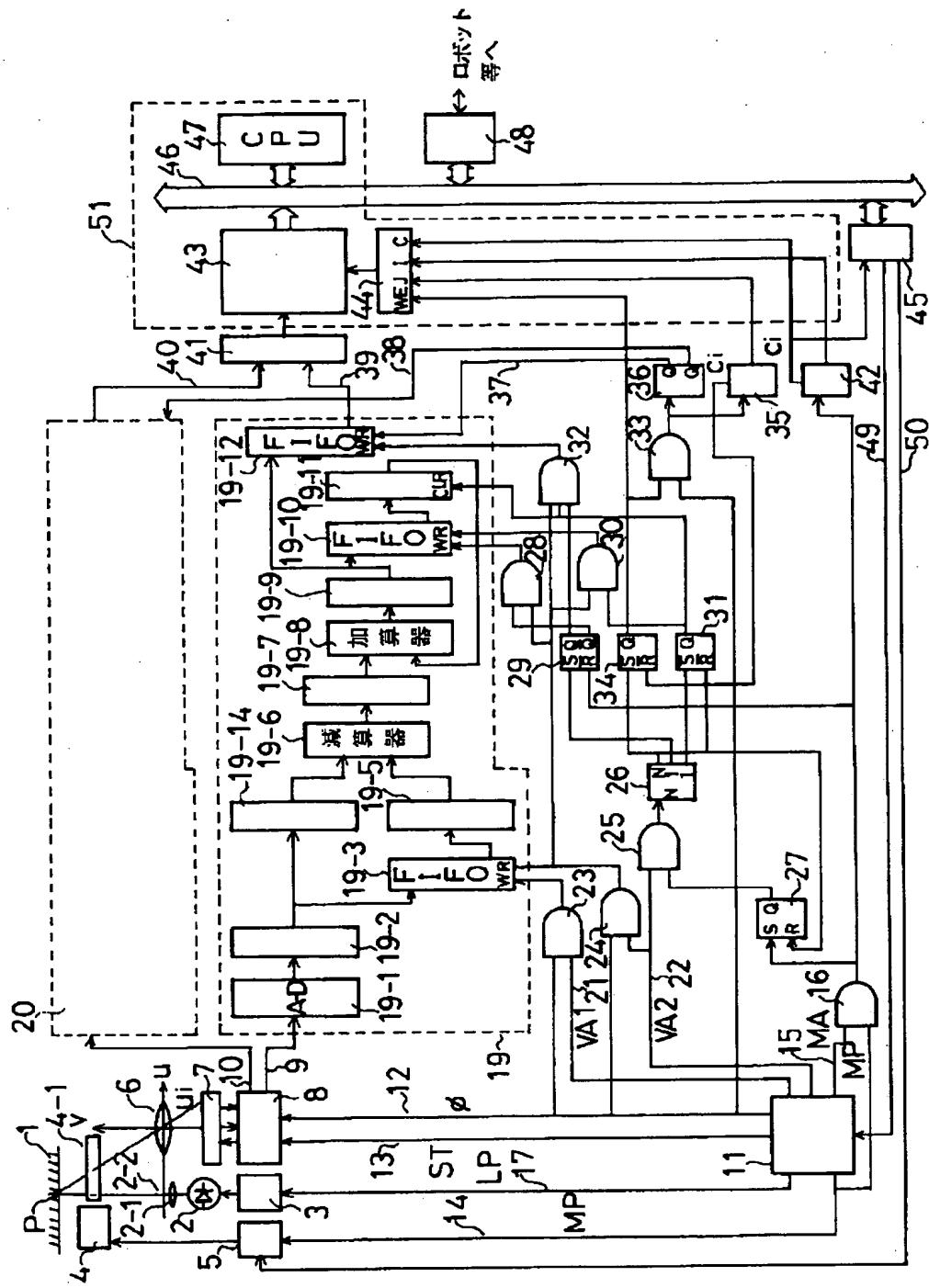
17

2 6 カウンタ回路
 2 7 R S フリップ・フロップ
 2 8 ゲート回路
 2 9 R S フリップ・フロップ
 3 0 ゲート回路
 3 1 R S フリップ・フロップ
 3 2 ゲート回路
 3 3 ゲート回路
 3 4 R S フリップ・フロップ
 3 5 画素アドレスカウンタ
 3 6 フリップ・フロップ
 3 7, 3 8 クロック信号
 3 9, 4 0 加算結果
 4 1 レジスタ
 4 2 偏向アドレスカウンタ
 4 3 ダブルバッファ構成をとる画素メモリ
 4 4 書き込み制御回路
 4 5 システム制御インターフェース回路
 4 6 システムバス
 4 7 中央処理装置 (C P U)
 4 8 入出力インターフェース回路
 4 9 測定開始信号
 5 0 光偏向動作定数
 5 1 回路ブロック
 5 1' 回路ブロック
 5 2 デジタル・コンパレータ
 5 3 しきい値テーブル
 5 4 レジスタ
 5 5 乗算器
 5 6 加算器
 5 7, 5 8 レジスタ
 5 9 加算器
 6 0 レジスタ
 6 1 逆数変換テーブル
 6 2 レジスタ
 6 3 乗算器
 6 4 レジスタ

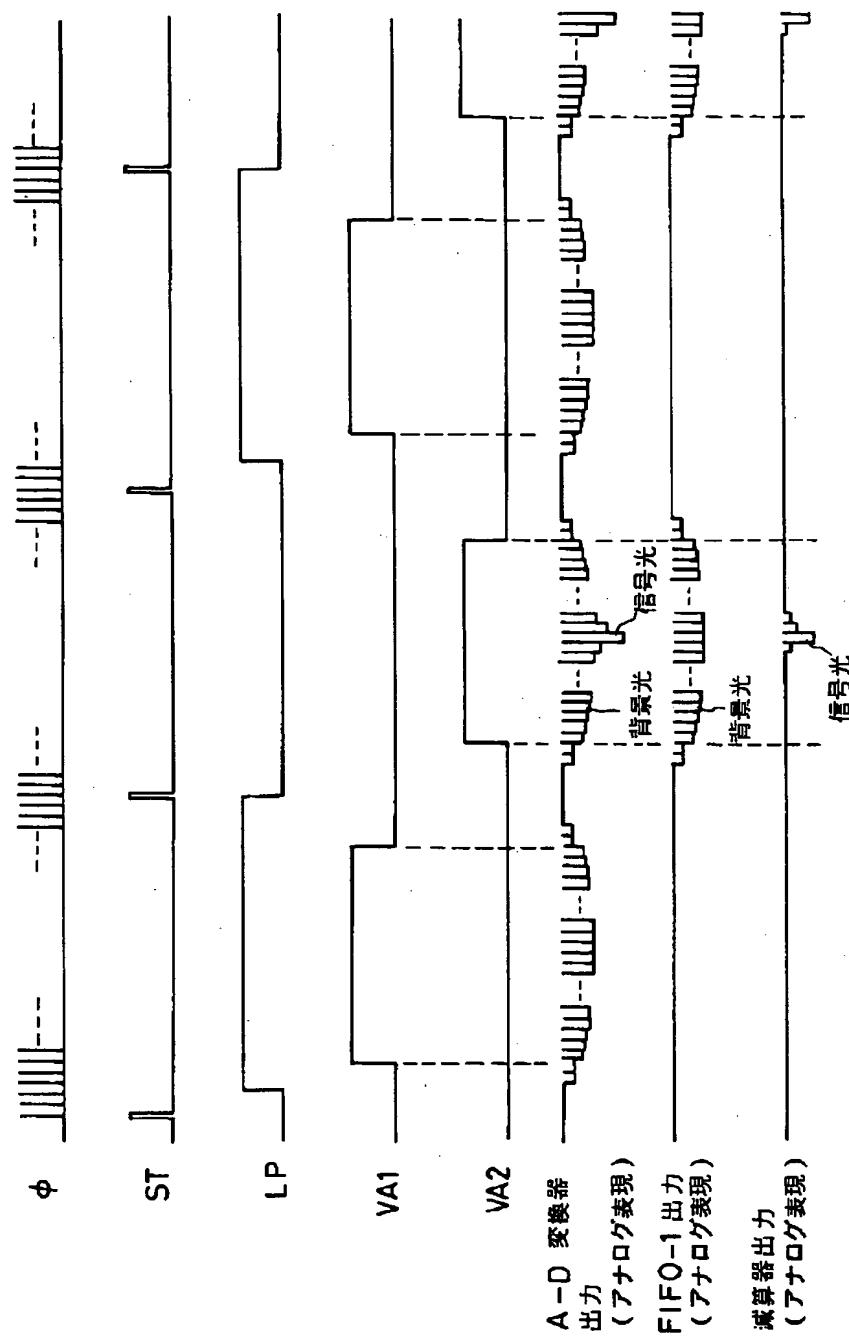
18

6 5 座標変換テーブル
 6 6 輝点座標メモリ
 6 7 書き込み制御回路
 6 8 レジスタクリア信号
 P 輝点
 ϕ 画素クロック信号
 S T ライン走査スタート信号
 M P ミラー歩進信号
 M A 有効光偏向期間を示す信号
 10 L P 発光信号
 V A 1 輝点がないときの有効画素区間信号
 V A 2 輝点があるときの有効画素区間信号
 F I F O 先入れ先だし形式のメモリ
 W 書き込み制御端子
 R 読み出し制御端子
 WE 書き込み制御端子
 < I .. > 加算平均値
 i 偏向アドレスカウンタ値
 j 画素アドレスカウンタ値
 20 I, J アドレス入力端子
 C₁, C₂ カウントアップ信号
 C メモリバンク切り替え制御端子
 T₁₁ 雑音成分および迷光の除去のための画素信号に対するしきい値
 j₈₁ 輝点像の重心アドレス
 u₁ 輝点像のCCDラインセンサ上の実空間座標
 X₁, z₁ 輝点の空間座標
 l 受光レンズとCCDラインセンサとの間の距離
 d 投射レーザ光の中心軸と受光レンズの光軸との間
 30 の距離
 x, y, z 光偏向器のミラーの回転軸に固定したデ
 カルト座標軸
 u, v 受光レンズに設定された直交座標軸
 θ_0 光偏向角の初期値
 $\Delta \theta$ 偏向角の更新間隔
 C L R レジスタのクリア端子

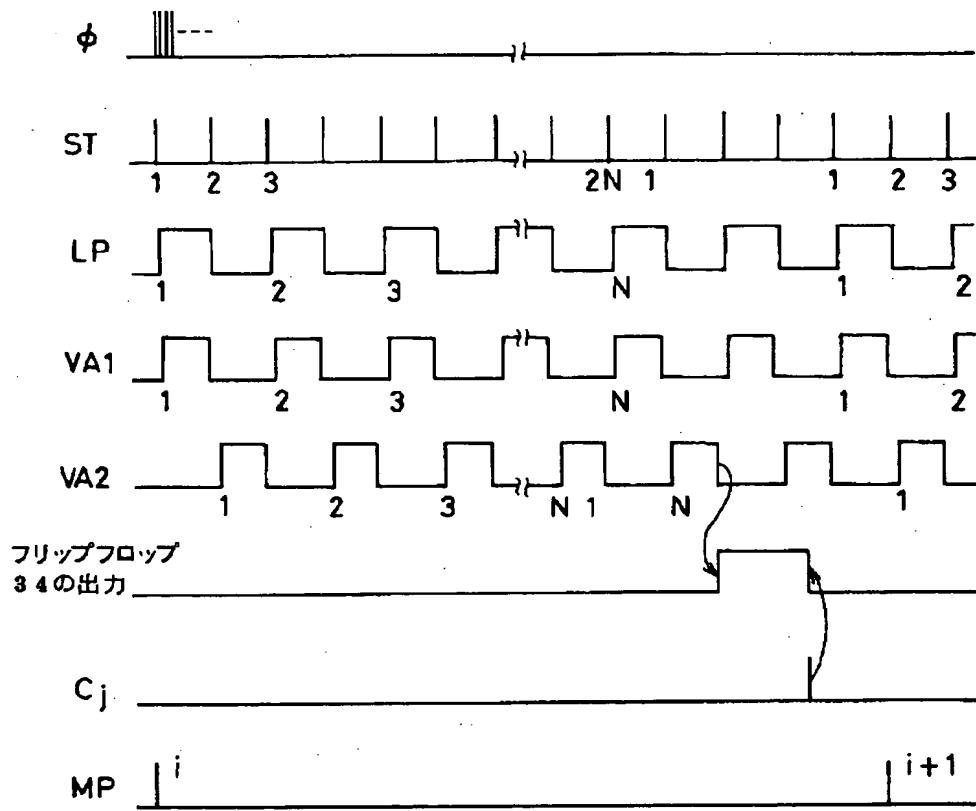
【図1】



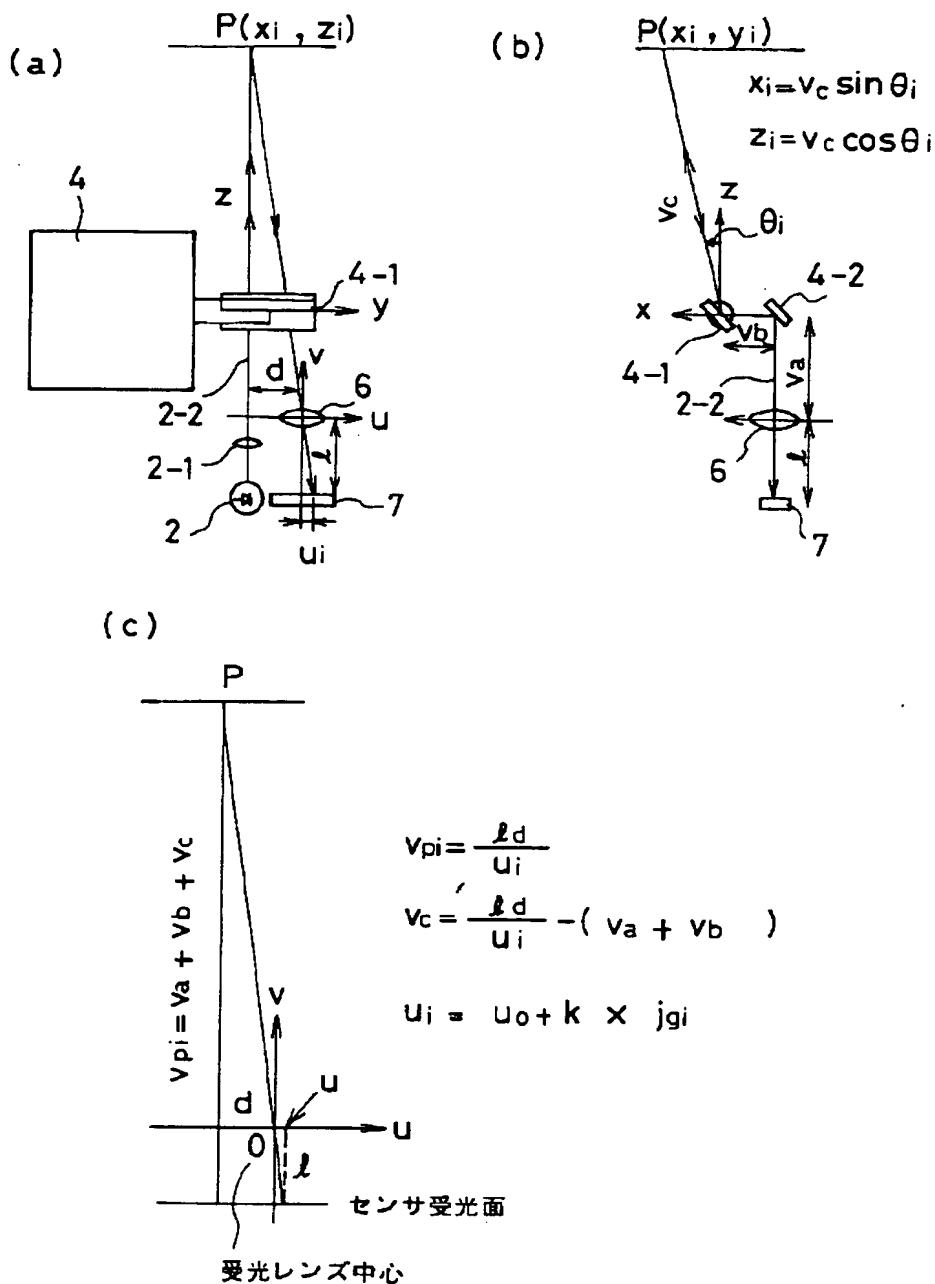
【図2】



【図3】



【図4】



[圖 5]

